

DERWENT-ACC-NO: 2003-650938

DERWENT-WEEK: 200362

COPYRIGHT 2005 DERWENT INFORMATION LTD

TITLE: Display device, e.g. thin film transistor driver liquid crystal display, has gate and data wiring terminals connected to pixel electrode, coated with fine crystal film

PATENT-ASSIGNEE: HITACHI LTD[HITA]

PRIORITY-DATA: 2001JP-0390795 (December 25, 2001)

PATENT-FAMILY:

PUB-NO	PUB-DATE	LANGUAGE	PAGES	MAIN-IPC
JP <u>2003195784</u> A	July 9, 2003	N/A	009	G09F 009/30

APPLICATION-DATA:

PUB-NO	APPL-DESCRIPTOR	APPL-NO	APPL-DATE
JP2003195784A	N/A	2001JP-0390795	December 25, 2001

INT-CL (IPC): G02F001/1333, G02F001/1345 , G02F001/1368 , G09F009/00 , G09F009/30 , H01L029/786

ABSTRACTED-PUB-NO: JP2003195784A

BASIC-ABSTRACT:

NOVELTY - A portion of a gate terminal and a data wiring terminal of terminal extraction unit, connected to a pixel electrode (11), are coated with a fine crystal film made of indium oxide and tin or zinc film.

DETAILED DESCRIPTION - An INDEPENDENT CLAIM is also included for display device manufacture.

USE - Used as e.g. a thin film transistor driver liquid crystal display (TFT-LCP).

ADVANTAGE - High reliability of the display device is achieved by coating the terminal portions with a fine crystal film.

DESCRIPTION OF DRAWING(S) - The figure shows a schematic view of the display device.

Pixel electrode 11

CHOSEN-DRAWING: Dwg.1/11

TITLE-TERMS: DISPLAY DEVICE THIN FILM TRANSISTOR DRIVE LIQUID CRYSTAL DISPLAY

**GATE DATA WIRE TERMINAL CONNECT PIXEL ELECTRODE
COATING FINE
CRYSTAL FILM**

DERWENT-CLASS: L03 P81 P85 U14

CPI-CODES: L03-G04A; L03-G05A; L04-E01E;

EPI-CODES: U14-K01A1B;

SECONDARY-ACC-NO:

CPI Secondary Accession Numbers: C2003-178585

Non-CPI Secondary Accession Numbers: N2003-517960

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-195784

(P2003-195784A)

(43) 公開日 平成15年7月9日 (2003.7.9)

(51) Int.Cl.	識別記号	F I	キーワード (参考)
G 0 9 F 9/30	3 3 0	G 0 9 F 9/30	3 3 0 Z 2 H 0 9 0
G 0 2 F 1/1333	5 0 0	G 0 2 F 1/1333	5 0 0 2 H 0 9 2
1/1345		1/1345	5 C 0 9 4
1/1368		1/1368	5 F 1 1 0
G 0 9 F 9/00	3 4 2	G 0 9 F 9/00	3 4 2 Z 5 G 4 3 5
審査請求 未請求 請求項の数10 O L (全 9 頁) 最終頁に続く			

(21) 出願番号 特願2001-390795 (P2001-390795)

(22) 出願日 平成13年12月25日 (2001. 12. 25)

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 茶原 健一

茨城県日立市大みか町七丁目1番1号 株

式会社日立製作所日立研究所内

(72) 発明者 若木 政利

茨城県日立市大みか町七丁目1番1号 株

式会社日立製作所日立研究所内

(74) 代理人 100075096

弁理士 作田 康夫

最終頁に続く

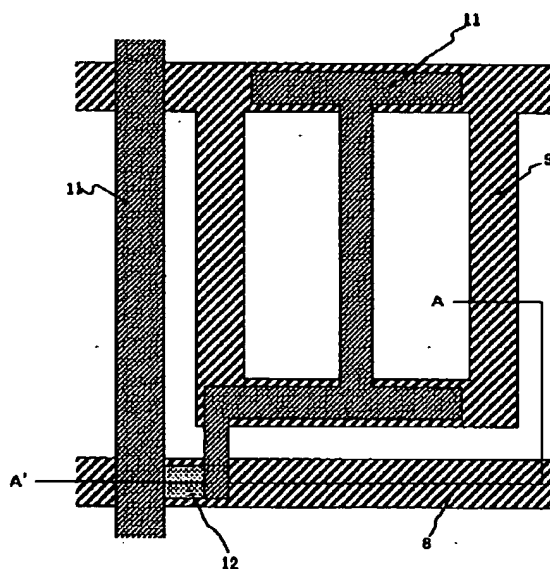
(54) 【発明の名称】 表示装置及びその製造方法

(57) 【要約】

【課題】簡略なプロセスで、信頼性の高い平面表示装置を提供する。

【解決手段】複数のゲート配線と、この複数のゲート配線に交差するように形成された複数のデータ配線と、複数のゲート配線と複数のデータ配線とで画素部とが形成された基板を有する表示装置で、ゲート配線端子取出し部のゲート端子部の被覆及びデータ配線端子取出し部のデータ配線端子部の被覆及び画素部に形成されている画素電極、の少なくとも一部が微結晶膜で形成されているというものである。

図 1



【特許請求の範囲】

【請求項1】複数のゲート配線と、前記複数のゲート配線に交差するように形成された複数のデータ配線と、前記複数のゲート配線と前記複数のデータ配線とで画素部とが形成された基板を有する表示装置において、ゲート配線端子取出し部のゲート端子部の被覆及びデータ配線端子取出し部のデータ配線端子部の被覆及び前記画素部に形成されている画素電極、の少なくとも一部が微結晶膜で形成されていることを特徴とする表示装置。

【請求項2】複数のゲート配線と、前記複数のゲート配線に交差するように形成された複数のデータ配線とが形成された基板を有する表示装置において、前記ゲート配線の端子取出し部のゲート端子部分、又は前記データ配線の端子取出し部のデータ配線端子部分の少なくとも一部が微結晶膜で被覆されていることを特徴とする表示装置。

【請求項3】請求項1又は2に記載の表示装置において、前記微結晶膜の比抵抗が $0.3-30\text{ m}\Omega\text{cm}$ であることを特徴とする表示装置。

【請求項4】請求項1～3のいずれか1項に記載の表示装置において、前記微結晶膜のX線回折の結晶子径が $15-50\text{ nm}$ であることを特徴とする表示装置。

【請求項5】請求項1～3のいずれか1項に記載の表示装置において、前記微結晶膜のX線回折の半価幅が $1.5-3.0^\circ$ であることを特徴とする表示装置。

【請求項6】請求項1又は2に記載の表示装置において、前記微結晶膜の表面ラフネスが 2 nm 以下であることを特徴とする表示装置。

【請求項7】請求項1～6のいずれか1項に記載の表示装置において、前記微結晶膜が、酸化インジウム膜及び錫又は亜鉛の少なくとも一方を含有する酸化インジウム膜であることを特徴とする表示装置。

【請求項8】請求項1～7のいずれか1項に記載の表示装置において、前記表示装置の基板は、プラスチック基板、又は歪点 670°C 以下のガラス基板であることを特徴とする表示装置。

【請求項9】塗布液を基板上に塗布又は印刷して塗布膜を形成する工程と、前記塗布膜に電子ビームを照射する処理室にガスを導入する工程と、電子ビーム源と処理室との間に配置された両者を分離する伝送路を通して電子ビームを処理室へ導入する工程と、電子ビームを前記塗布膜へ照射する工程及び前記電子ビ

ームの照射による前記ガスの電離により生成したプラズマを前記塗布膜に照射する工程、とを有する表示装置の製造方法。

【請求項10】請求項9の表示装置の製造方法において、前記電子ビーム照射工程が、パルス照射工程である表示装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は表示装置及びその製造方法に関する。

【0002】

【従来の技術】薄型・軽量化が図れる画像表示装置として、従来のブラウン管に比べ、薄膜トランジスタ駆動液晶ディスプレイ(TFT-LCD)、有機発光ディスプレイ、プラズマディスプレイなどの表示装置(平面表示装置)の市場が拡大している。一例として、TFT-LCDとは、ガラス基板上に形成された、ゲート配線、データ配線、ゲート配線とデータ配線の交点付近に作製された薄膜トランジスタ、薄膜トランジスタに接続された画素電極、ゲート絶縁膜、絶縁性保護膜と、対向基板と、ガラス基板と対向基板との間に挟持された液晶層などから構成される。さらにディスプレイの駆動のために必要なICチップが、異方性導電体を介してパネル端子と接続された構成になっている。

【0003】金属配線の端子取出し部分は腐食防止等を目的として、製造プロセスの簡略化が進められている。この端子取出し部分は、透過型縦電界駆動アクティブマトリクスでは錫添加酸化インジウム(ITO)膜で被覆されるのが一般的である。スパッタ法でITO膜を形成した例も特開平8-6059号公報に示されている。

【0004】

【発明が解決しようとする課題】平面表示装置の低コスト化の推進リクス液晶表示装置のように、透明画素電極ITOが必要な平面表示装置では、金属配線の端子取出し部分は腐食防止等の理由でITO膜で被覆される。この際には、端子被覆用のITO膜は、透明画素電極ITO膜と同一プロセスで形成できるようにプロセスを構成でき、製造工程数の増加にはならない。

【0005】しかし、ITO膜が必ずしも必要でない横電界駆動アクティブマトリクス液晶表示装置や反射型液晶表示装置においては、金属配線の端子取出し部分の腐食防止等の理由でITO膜を形成することは、製造工程数の増加になる。また、製造プロセスとしては、現行使用されているスパッタ法などの真空プロセスと、高価な真空装置が不要な理由で望ましいと考えられる大気圧プロセスがある。さらに、印刷法、塗布法、インクジェット法などの大気圧プロセスは、直描が可能であり、高価な露光装置等の削減も可能であり、製造プロセスの簡略化の上でメリットがある。金属配線の端子取出し部分の

腐食防止等の理由で、被覆層形成は必須であるが、その製造プロセスとしては大気圧プロセスが望ましい。

【0006】そこで、本発明はより簡略なプロセスで、信頼性の高い表示装置及びこの製造方法を提供することを目的とする。

【0007】

【課題を解決するための手段】本出願の一実施態様によれば、複数のゲート配線と、この複数のゲート配線に交差するように形成された複数のデータ配線と、複数のゲート配線と複数のデータ配線とで画素部とが形成された基板を有する表示装置で、ゲート配線端子取出し部のゲート端子部の被覆及びデータ配線端子取出し部のデータ配線端子部の被覆及び画素部に形成されている画素電極、の少なくとも一部が微結晶膜で形成されているというものである。

【0008】本出願の別の実施態様によれば、複数のゲート配線と、この複数のゲート配線に交差するように形成された複数のデータ配線とが形成された基板を有する表示装置で、ゲート配線の端子取出し部のゲート端子部分、又はデータ配線の端子取出し部のデータ配線端子部分の少なくとも一部が微結晶膜で被覆されているというものである。

【0009】さらに、これらの実施態様において、微結晶膜の比抵抗が $0.3-30\text{ m}\Omega\text{cm}$ であるというものである。

【0010】これらの実施態様において、微結晶膜のX線回折の結晶子径が $15-50\text{ nm}$ であるというものである。

【0011】これらの実施態様において、微結晶膜のX線回折の半価幅が $1.5-3.0^\circ$ であるというものである。

【0012】これらの実施態様において、微結晶膜の表面ラフネスが 2 nm 以下であるというものである。

【0013】これらの実施態様において、微結晶膜が、酸化インジウム膜及び錫又は亜鉛の少なくとも一方を含む酸化インジウム膜であるというものである。

【0014】これらの実施態様において、表示装置の基板は、プラスチック基板、又は至点 670°C 以下のガラス基板であるというものである。

【0015】本出願の別の実施態様によれば、表示装置の製造方法で、塗布液を基板上に塗布又は印刷して塗布膜を形成する工程と、塗布膜に電子ビームを照射する処理室にガスを導入する工程と、電子ビーム源と処理室との間に配置された両者を分離する伝送路を通して電子ビームを処理室へ導入する工程と、電子ビームを前記塗布膜へ照射する工程及び電子ビームの照射による前記ガスの電離により生成したプラズマを前記塗布膜に照射する工程、とを有するというものである。

【0016】さらに、この実施態様において、電子ビーム照射工程が、パルス照射工程であるというものであ

る。

【0017】

【発明の実施の形態】先ず、横電界液晶駆動方式の液晶表示装置を作製した実施例を示す。ここで、横電界液晶駆動方式とは液晶を挟持するガラス基板面に対し、水平方向に電界を加えて液晶分子を駆動する方法で、視野角を広くできる特徴があるというものである。

【0018】図1は、作製した液晶表示装置の画素とその周辺部分の平面パターンである、画素の構成要素の中のゲート配線8、対向電極9、データ配線10、画素電極11、薄膜ランジスタ(TFT)12を示してある。ただし、対向電極9はゲート配線8と同一薄膜から、ホトリソグラフィ法にて加工されたものであり、画素電極11はデータ配線10と同一薄膜から、ホトリソグラフィ法にて加工されたものである。

【0019】図2は切断線A-A'の断面図である。表示パネルはTFTガラス基板13の一方の表面に、ゲート配線15、対向電極18、ゲート絶縁膜のSiN膜20、真性半導体21、N型半導体22、データ配線10、画素電極11、保護膜23、配向膜24を形成したものと、対向ガラス基板25の一方の表面に、カラーフィルタ26、ブラックマトリクス27、対向基板保護膜28、対向基板配向膜29を形成したものと、TFTガラス基板13と対向ガラス基板25に挟持された液晶層30と、偏光板31と、対向偏光板32で構成される。先ず、TFTガラス基板13の片側全面上に、DCスパッタ法にて、ゲート配線15となる厚さ 200 nm のMo-6at%Cr膜をスパッタ成膜する。基板温度は 120°C 、Ar圧力は 0.3 Pa である。ホト工程(ホトレジストを塗付して、マスクを用いた選択パターン露光を行い、パターン現像まで:この作業を以後ホト工程と呼ぶ)を、合金膜上に行い、その後PAN混酸(りん酸:硝酸:酢酸:純水= $65:9.6:3.4:25.3\text{ vol}\%$ 、 40°C)によって金属膜のエッチングを行い、ゲート配線15及び対向電極19のパターンを作製する。次に、SiN膜20(厚さ 150 nm)、真性半導体21(非晶質Si、厚さ 200 nm)、N型半導体22(非晶質Si、厚さ 35 nm)をプラズマCVD装置にて、基板温度を 300°C として連続でCVD成膜する。ここで、ホト工程を行い、真性半導体21、N型半導体22をエッチング(CCl_3 と O_2 混合ガス使用)でパターン加工する。続いて、厚さ 200 nm のCr膜を、DCスパッタ法(基板温度 130°C 、Ar圧力 0.3 Pa)でスパッタ成膜する。ここで、ホト工程を行い、その後硝酸第2セリウムアンモニウム水溶液($15\text{ wt}\%$ 、 30°C)によってCr合金膜のエッチングを行いデータ配線10、画素電極11を形成する。さらに、プラズマCVD装置を用いてSiN保護膜23(厚さ 500 nm)をCVD成膜する。

【0020】図3は、表示パネル周辺部の概略を示す平

面図である。表示パネルを作製する場合は、TFTガラス基板13と対向ガラス基板25を貼り合わせたシールパターン34の開口部35から液晶を封入する。画面部36に対し、ゲート端子群37とデータ端子群38が図に示したように配置される。TFTガラス基板13には互いに平行な複数のゲート配線8（走査信号線または水平信号線）と、ゲート配線8と交差して形成された互いに平行なデータ配線10（映像信号線または垂直信号線）が形成されている。隣接する2本のゲート配線7と隣接する2本のデータ配線10で囲まれた領域が画素領域である。

【0021】ゲート端子及びデータ配線端子の取出し部分にInアルコラートとSnアルコラートを主成分とするITO塗布ゾル液を塗布し、図4に概略を示す薄膜処理装置で電子・プラズマアニール処理した。これにより、ゲート端子及びデータ配線端子の取出し部は、微結晶ITO膜で被覆される。薄膜処理装置は、電子ビーム源110、減圧室112、処理室114を備えて構成されており、処理室114上に減圧室112を介して電子ビーム源110が配置されている。電子ビーム源110は、プラズマ生成室を構成する容器を備えており、容器は、軸方向の一端が閉塞され、他端が開口された箱型形状に形成されている。

【0022】この容器の上部側にはガス導入口118が形成されており、このガス導入口118から容器内にプラズマ生成用のガスが導入されるようになっている。ガス導入口118の両側の壁には複数の絶縁材が壁を貫通した状態で固定されており、各絶縁材には、タングステンからなるカソード（マイナスの電極）122が挿入されている。各カソード122は熱フィラメントとしてマイナスの直流電源に接続されており、各カソード122からは熱電子が放出されるようになっている。また容器の内壁面にはアノード（プラスの電極）が設けられており、このアノードはプラスの直流電源に接続されている。

【0023】そしてアノードとカソード122との間に直流電源から直流電圧が印加されると、各電極間にアーク放電が発生し、容器内にプラズマが形成されるようになっている。また容器の外周側には磁性体として複数の永久磁石126が配置されている。各永久磁石126はN極とS極が交互になるように、すなわち、相隣接する他の永久磁石126の磁極が互いに異なるように並べられ、各永久磁石126によって多極磁界が形成されるようになっている。そしてこの多極磁界によって、容器内に形成されたプラズマが容器内に閉じ込められるようになっている。

【0024】一方、容器の開口端側には複数の引出電極128、130が互いに離れて、例えば、1～5mm程度の絶縁距離を保って配置されている。引出電極128はマイナスの直流電源に接続され、引出電極130は接地

されており、各引出電極128、130には引出電極孔132が形成されている。そして容器内にプラズマが生成された状態で、引出電極128、130間に直流電圧が印加されると、プラズマから電子ビーム134が引き出されるようになっている。引き出される電子ビーム134のエネルギーは、例えば、約1keVであり、電子ビーム134によって1000mAの出力電子ビーム量を有する電子ビーム134が減圧室112内に引き出される。

【0025】減圧室112は、電子ビーム源110と処理室114との間に配置されて両者を分離するとともに電子ビーム源110からの電子ビーム134を処理室114に導く電子ビーム伝送路を形成する分離手段として、直方体形状に形成されており、排気口136が真空ポンプに接続されている。すなわち減圧室112は、処理室114のガス圧よりも圧力が低い空間部として、真空ポンプにより、処理室114のガス圧の1/10程度に圧力が保たれている。また減圧室112と処理室114との境界となる隔壁には直径3mmの電子ビーム通過孔140が形成されており、電子ビーム134が電子ビーム通過孔140を介して処理室114に導入されるようになっている。

【0026】本実施形態においては、処理室114、減圧室112、電子ビーム源110を組み立てた後、平板上の隔壁に向けて、電子ビーム源110からの電子ビーム134を照射し、電子ビーム134によって電子ビーム通過孔140を穿孔することとしている。この方法を採用することで、電子ビーム通過孔140の直径を電子ビーム134のビーム径とほぼ同じにすることができる。とともに、電子ビーム134の偏芯をゼロにすることができる。処理室114の底部側にはガス導入口142と排気口144が形成されている。そして処理室114内に、ガス導入口142から処理ガスとして窒素を導入する。処理室114内のガスの一部は排気口144から排出されるようになっている。この排気口144は真空ポンプに接続されている。基板上の薄膜とともに処理室114内にガスが満たされ、この雰囲気中に電子ビーム134が導入されると、ガスが電離しプラズマ150が生成される。

【0027】つまり、電子ビーム134は薄膜に照射されるとともに、ガスにも照射され電子ビームによってプラズマ150が生成されているのであり、電力の投入は電子ビーム対して行われる。電子は負の電荷を持ち電子ビーム照射によって、薄膜や基板は負に帯電するが、正の電荷を持つプラズマ150の中のイオン照射によって、電子ビーム照射による負に帯電が打ち消されるため、荷電粒子である電子やイオンは薄膜に効率的に照射される事になる。

【0028】図5はICチップを接続した際のゲート配線端子取出し部断面の概念図である。図6はICチップ

を接続した際のデータ配線端子取出し部断面の概念図である。図7はゲート端子部を被覆した微結晶ITO膜の断面透過型電子顕微鏡像である。

【0029】ITO膜は微結晶膜であることが分かる。ITO膜のX線回折分析の半価幅は 2.0° で、結晶子サイズは約30nmであった。表面ラフネスは約1.7nmであった。ゲート配線端子、データ配線端子は微結晶膜を介してICチップに接続される。スパッタ法などで形成した膜は柱状成長した断面像を有し、また塗布膜をイアニール焼成した膜は粒状の結晶粒からなる多結晶膜の断面像を有する。本発明は、断面像が微結晶膜である端子被覆層を構成した点が特徴である。ゲート配線、データ配線は単体金属膜でも合金膜でもよく、また金属シリサイド膜や導電性酸化化物膜でも良く、単層膜でも多層膜でも良い。また、横電界印加用配線を本発明の手法により微結晶膜で形成してもよい。ゲート配線として、具体的には、Al配線、CrMo上層/Cr下層二層配線、MoZr上層/AlNd下層二層配線、CrMo配線、Cr配線などが上げられる。データ配線として、具体的には、Al上層/CrMo下層二層配線、CrMo上層/Cr下層二層配線、MoCr配線、Cr配線、MoZr上層/AlNd中間層/MoZr下層三層配線、MoZr上層/Mo下層二層配線、MoZr上層/MoW下層二層配線などが上げられる。

【0030】続いて、縦電界駆動方式の液晶表示装置を作製した実施例を示す。図8は、作製した液晶表示装置の1つ画素とその周辺部分の平面パターンである。画素の構成要素の中のゲート配線8、データ配線10、遮光膜39、画素電極40、TFT12を示してある。

【0031】図9は切断線A-A'の断面図である。表示パネルはTFTガラス基板13の一方の表面にゲート配線15、ゲート絶縁膜のSiN膜20、真性半導体21、N型半導体22、データ配線10、保護膜23、透明画素電極40、配向膜24を形成したものと、対向ガラス基板25の一方の表面にカラーフィルタ26、対向基板保護膜28、共通透明電極41、対向基板配向膜29を形成したものと、TFTガラス基板13と対向ガラス基板25に挟持された液晶層30と、偏光板31と、対向偏光板32で構成される。

【0032】まず、TFTガラス基板13の片側全面上に、DCスパッタ法で、厚さ200nmのMo-6at%Cr膜16を、スパッタ成膜する。基板温度は130℃、Ar圧力は0.3Paである。ホット工程（ホットレジストを塗付して、マスクを用いた選択パターン露光を行い、パターン現像まで：この作業を以後ホット工程と呼ぶ）を、合金膜上に行い、その後混酸（りん酸：硝酸：酢酸：純水=65：9.6：3.4：25.3vol%、40℃）によって金属膜のエッチングを行いゲート配線8及び遮光膜39のパターンを作製する。SiN膜20（厚さ150nm）、真性半導体21（非晶質Si、厚

さ200nm）、N型半導体22（非晶質Si、厚さ35nm）をプラズマCVD装置にて、基板温度を300℃としてCVD成膜する。ここで、ホット工程を行い、真性半導体21、N型半導体22をエッチング（ CCl_3 と O_2 混合ガス使用）でパターン加工する。続いて、厚さ200nmのCr膜を、DCスパッタ法にて基板温度を130℃としスパッタ成膜する。ホット工程を行い、その後硝酸第2セリウムアンモニウム水溶液（15wt%、40℃）によってCr膜のエッチングを行いデータ配線10を形成し、データ配線パターンをマスクとして、N型半導体22をエッチング（ CCl_3 と O_2 混合ガス使用）でパターン加工する。さらに、プラズマCVD装置を用いてSiN保護膜23（厚さ500nm）をCVD成膜する。ホット工程により保護膜23をエッチングし、スポット上にデータ配線10を露出させるスルーホールを形成する。ここで、DCスパッタ装置で、アルミニウム画素電極40をスパッタ成膜する。基板温度は130℃とした。ホット工程をし、画素電極40リン酸、酢酸、硝酸、純水の混酸でエッチングし所定パターンを作製する。こうして、液晶表示装置のTFT基板が作製される。

【0033】ゲート端子及びデータ配線端子の取出し部分にITO塗布液を塗布し、図4に概略を示す薄膜処理装置で電子・プラズマアニール処理した。これらは、前実施例と同様である。ゲート配線端子取出し部断面及びデータ配線端子取出し部は図5、図6に示すように微結晶膜を介してICチップに接続される。これらは、前実施例と同様である。ゲート配線、データ配線は単体金属膜でも合金膜でもよく、また金属シリサイド膜や導電性酸化化物膜でも良く、単層膜でも多層膜でも良い。ゲート配線として、具体的には、Al配線、CrMo上層/Cr下層二層配線、MoZr上層/AlNd下層二層配線、CrMo配線、Cr配線などが上げられる。データ配線として、具体的には、Al上層/CrMo下層二層配線、CrMo上層/Cr下層二層配線、MoCr配線、Cr配線、MoZr上層/AlNd中間層/MoZr下層三層配線、MoZr上層/Mo下層二層配線、MoZr上層/MoW下層二層配線などが上げられる。

【0034】続いて、有機発光表示装置を作製した実施例を示す。図10はパッシブ駆動方式の場合の断面概略図である。基板200、微結晶膜50、有機発光膜201、導体膜202で構成される。図11は、アクティブ駆動の場合の断面概略図である。基板200、微結晶膜50、有機発光膜201、導体膜202、絶縁膜203、半導体膜204で構成される。微結晶膜は、ITO塗布液を塗布し塗布膜を形成後、図4に概略を示す薄膜処理装置で電子・プラズマアニール処理して形成した。これらは、前実施例と同様である。導電膜として、具体的には、Al配線、CrMo上層/Cr下層二層配線、MoZr上層/AlNd下層二層配線、CrMo配線、Cr配線

などが上げられる。データ配線として、具体的には、Al上層/CrMo下層二層配線、CrMo上層/Cr下層二層配線、MoCr配線、Cr配線、MoZr上層/AlNd中間層/MoZr下層三層配線、MoZr上層/Mo下層二層配線、MoZr上層/MoW下層二層配線などが上げられる。

【0035】なお、本発明で言う平面表示装置とは、液晶ディスプレイ、有機発光ディスプレイ、プラズマディスプレイなどである。

【0036】これらの実施例によると、ゲート配線端子取り出し部のゲート配線端子露出部及びデータ配線端子取り出し部のデータ配線端子露出部の少なくとも一方を、微結晶膜で被覆することにより、望ましくはX線回折の結晶子径が15-50nmの微結晶膜で被覆することにより、望ましくはX線回折の半価幅が1.5-3.0°の微結晶膜で被覆することにより、望ましくは、酸化インジウム及び錫又は亜鉛の少なくとも一方を含有する酸化インジウムの何れかの微結晶膜で被覆することにより、真空プロセスを用いない簡略なプロセスで、信頼性の高い平面表示装置を提供できる。

【0037】

【発明の効果】本発明によれば、簡略なプロセスで、信頼性の高い表示装置及びこの製造方法を提供することができる。

【図面の簡単な説明】

【図1】横電界駆動液晶表示装置の画素とその周辺部分の平面概略図。

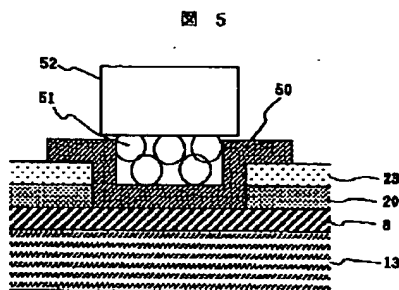
【図2】図1切断線A-A'の断面概略図。

【図3】液晶表示装置の概略平面図。

【図4】薄膜処理装置の概略図。

【図5】ゲート配線端子部の概略図。

【図5】



【図6】データ配線端子部の概略図。

【図7】微結晶膜の断面透過型電子顕微鏡像。

【図8】縦電界駆動液晶表示装置の画素とその周辺部分の平面概略図。

【図9】図8切断線A-A'の断面概略図。

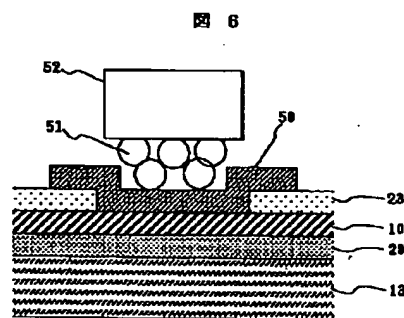
【図10】パッシブ駆動の有機発光表示装置の断面概略図。

【図11】アクティブ駆動の有機発光表示装置の断面概略図。

【符号の説明】

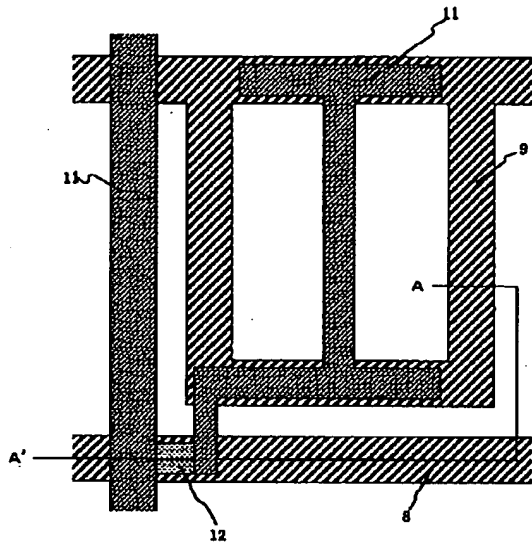
8, 15...ゲート配線、9, 18...対向電極、10...データ配線、11, 40...画素電極、12...薄膜ランジスタ(TFT)、13...TFTガラス基板、20...SiN膜、21...真性半導体、22...N型半導体、23...保護膜、24...配向膜、25...対向ガラス基板、26...カラーフィルタ、27...ブラックマトリクス、28...対向基板保護膜、29...対向基板配向膜、30...液晶層、31...偏向板、32...対向偏向板、34...シールパターン、35...開口部、36...画面部、37...ゲート端子群、38...データ端子群、39...遮光膜、41...共通透明電極、50...微結晶膜、51...異方性導電体、52...ICチップ、110...電子ビーム源、112...減圧室、114, 119...処理室、116...容器、118, 142...ガス導入口、122...カソード、124...アノード、126...永久磁石、128, 130...引出電極、134...電子ビーム、136...排気ライン、138...処理ガス、140...通過孔、144...排気口、146...TFT基板、147...データ配線端子部、148...ゲート端子部、150...プラズマ、200...基板、201...有機発光膜、202...導体膜、203...絶縁膜、204...半導体膜。

【図6】



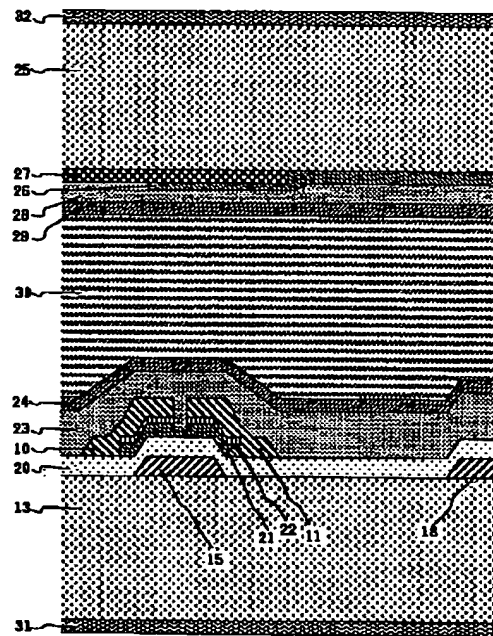
【図1】

図 1



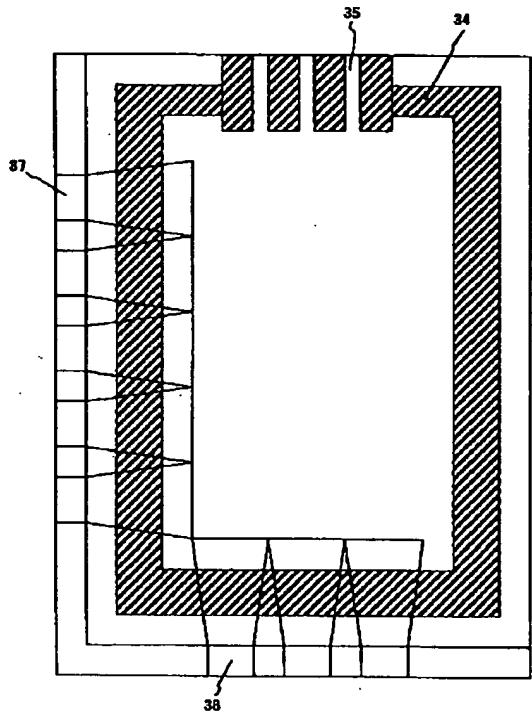
【図2】

図 2



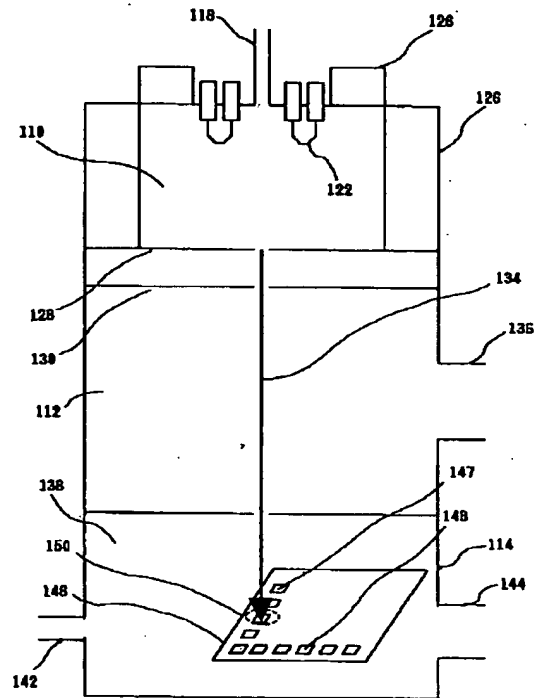
【図3】

図 3



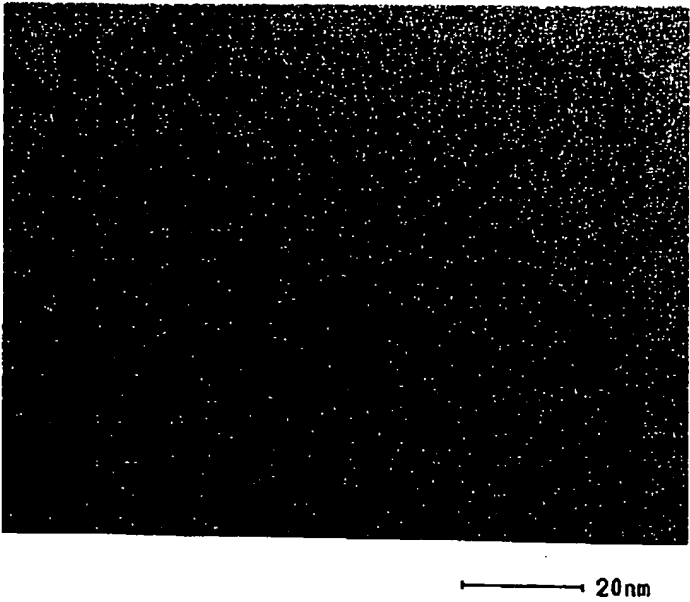
【図4】

図 4



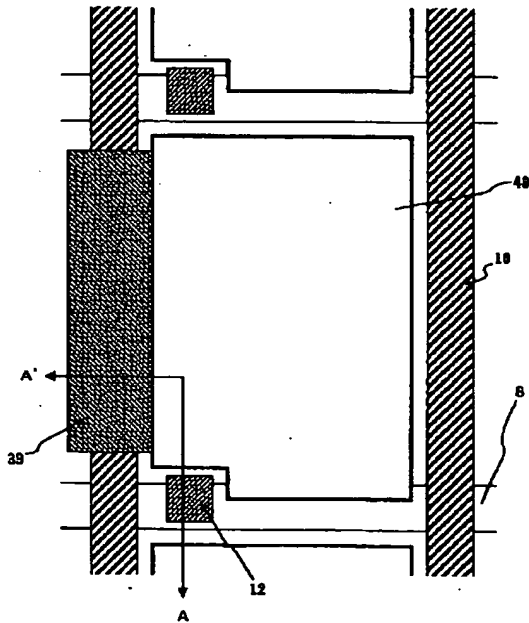
【図7】

図 7



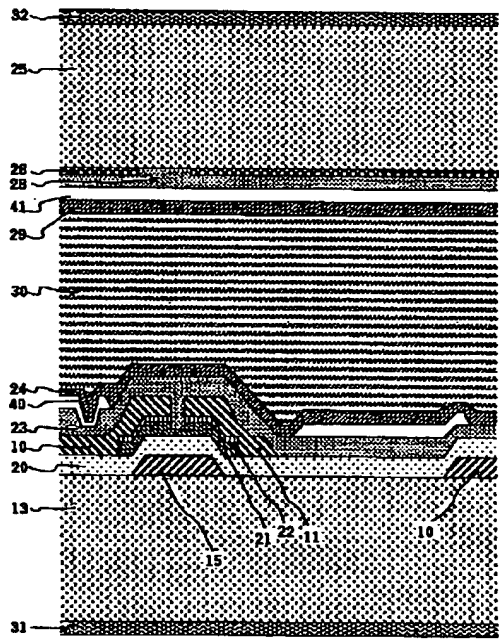
【図8】

図 8



【図9】

図 9



BEST AVAILABLE COPY

BEST AVAILABLE COPY

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] The flat-surface schematic diagram of the pixel and circumference part of a horizontal electric-field drive liquid crystal display.

[Drawing 2] The cross-section schematic diagram of drawing 1 cutting-plane-line A-A'.

[Drawing 3] The outline top view of a liquid crystal display.

[Drawing 4] The schematic diagram of thin-film-processing equipment.

[Drawing 5] The schematic diagram of a gate wiring terminal area.

[Drawing 6] The schematic diagram of a data wiring terminal area.

[Drawing 7] The cross-section transmission electron microscope image of the microcrystal film.

[Drawing 8] The flat-surface schematic diagram of the pixel and circumference part of a vertical electric-field drive liquid crystal display.

[Drawing 9] The cross-section schematic diagram of drawing 8 cutting-plane-line A-A'.

[Drawing 10] The cross-section schematic diagram of the organic luminescence display of a passive drive.

[Drawing 11] The cross-section schematic diagram of the organic luminescence display of an active drive.

[Description of Notations]

8 15 [-- Pixel electrode,] -- 9 Gate wiring, 18 -- A counterelectrode, 10 -- 11 Data wiring, 40 12 -- Thin film run JISUTA (TFT), 13 -- A TFT glass substrate, 20 -- SiN film, 21 [-- Orientation film,] -- An intrinsic semiconductor, 22 -- An N-type semiconductor, 23 -- A protective coat, 24 25 -- An opposite glass substrate, 26 -- A color filter, 27 -- Black matrix, 28 [-- Deflecting plate,] -- An opposite substrate protective coat, 29 -- The opposite substrate orientation film, 30 -- A liquid crystal layer, 31 32 [-- Screen section,] -- An opposite deflecting plate, 34 -- A seal pattern, 35 -- Opening, 36 37 [-- Common transparent electrode,] -- A gate terminal block, 38 -- A data terminal block, 39 -- A light-shielding film, 41 50 [-- The source of an electron beam,] -- The microcrystal film, 51 -- An anisotropy conductor, 52 -- IC chip, 110 112 [-- Gas inlet,] -- A decompression chamber, 114,119 -- A processing room, 116 -- A container, 118,142 122 [-- Drawer electrode,] -- A cathode, 124 -- An anode, 126 -- A permanent magnet, 128,130 134 [-- Passage hole,] -- An electron beam, 136 -- Exhaust air Rhine, 138 - - Raw gas, 140 144 -- exhaust ports and 146 -- a TFT substrate, 147 -- data wiring terminal area, 148 -- gates terminal area, and 150 -- the plasma, a 200 -- substrate, the 201 -- organic luminescence film, and 202 -- a conductor -- the film, a 203 -- insulator layer, and the 204 -- semi-conductor film.

[Translation done.]